

## Лабораторные работы

№ п/п	Наименование лабораторной работы
1	Повторение работы с Quartus II
2	Реализация логических схем на ПЛИС
3	Моделирование и отладка проектов в среде Modelsim
4	
4	Отладка проекта с использованием Signal Tap II
5	Совместное использование Matlab и Signal Tap II
6	Использование констрейнтов в проекте
7	Анализ проекта с помощью TimeQuest Analyzer
8	Знакомство со средой Qsys и реализация процессора на ПЛИС
9	Знакомство с NIOS EDS
10	Разработка HAL для проекта
11	Создание аппаратного ускорителя алгоритма

### Пример заданий для контрольной работы

#### Тема Основы программируемой логики, язык VHDL.

##### Вариант 1

Задание 1 Какое максимальное 16-разрядное двоичное число вы можете представить, используя системы представления двоичных чисел, перечисленные ниже?

- Двоичное число без знака (unsigned)
- Дополнительный код (two's complement)
- Прямой код (sign/magnitude)

Задание 2 Нарисуйте обозначение, логическое уравнение и таблицу истинности для вентиля ИЛИ с четырьмя входами

Задание 3 Напишите модуль на HDL, вычисляющий четырехвходовую функцию XOR (исключающее ИЛИ). Вход обозначьте  $a_{3:0}$ , выход –  $y$

##### Вариант 2

Задание 1 Преобразуйте следующие двоичные числа без знака в десятичные.

- 10102
- 1101102
- 111100002

Задание 2 Заполните таблицу истинности для мажоритарного вентиля

Задание 3 Напишите модуль на HDL для дешифратора 2:4.

#### Тема Временной анализ логических схем

##### Вариант 1

Задание 1 Бен Битдидл спроектировал схему вычисления функции XOR с четырьмя входами и регистрами на входе и выходе (см. рис.). Каждый двухвходовый элемент XOR имеет задержку распространения 100 пс. и задержку реакции 55 пс. Время предустановки триггеров равно 60 пс., время удержания – 20 пс., максимальная задержка тактовый сигнал-выход равна 70 пс., минимальная – 50 пс. Чему будет равна максимальная рабочая частота схемы при отсутствии расфазировки тактовых импульсов? Какая расфазировка тактовых импульсов допустима до возникновения в схеме нарушений ограничений времени удержания?



## **Примерная тематика рефератов:**

1. Тема 1 Использование несинтезируемых конструкций на VHDL при написании программ
2. Тема 2 Сравнение различных семейств ПЛИС производителей Altera и Xilinx
3. Тема 3 Особенности работы с различными типами памяти
4. Тема 4 Дополнительные возможности при разработке на ПЛИС: инкрементальная компиляция, ESO
5. Тема 5 Микроархитектура процессора x86
6. Улучшенные микроархитектуры: суперскалярный процессор, многопоточность и др.